Problemă examen CN2

Fie un procesor cu adrese pe 8 biți și o memorie cache de 8 octeți cu lungimea liniei de 2 octeți, datele fiind accesibile la nivel de octet. Timpul de acces în cazul unui hit este Thit = 40ns și timpul de acces în cazul unui miss este Tmiss = 160ns. Politica de scriere în cache este write-back fără write-allocate.

Fie următoarea secvență de cod:

load R19, [0x04]

load R20, [0x00]

load R21, [0x10]

store [0x02], R19

store [0x03], R21

load R19, [0x01]

store [0x01], R20

load R19, [0x12]

store [0x13], R19

store [0x11], R19

Cât va dura secvența de cod, ce date se vor afla în cache și ce date se vor afla în RAM (la adresele folosite în cod) după terminarea execuției dacă în cache adresele din acesta sunt mapate

1. **(3p)** Direct
2. **(3p)** Set asociativ cu 2 căi și politica de înlocuire a liniilor e FIFO
3. **(4p)** Full asociativ și politica de înlocuire a liniilor e LRU

Se știu:

RAM[0x00] = 0;

RAM[0x01] = 1;

RAM[0x02] = 2;

RAM[0x03] = 3;

RAM[0x04] = 4;

RAM[0x10] = 16;

RAM[0x11] = 17;

RAM[0x12] = 18;

RAM[0x13] = 19;

RAM[0x14] = 20;

**Observații:**

* Pentru fiecare subpunct scrieți ce conține memoria RAM, ce se află în fiecare linie de cache la finalul execuției codului și timpul total de execuție.
* Puteți scrie timpul necesar fiecărei instrucțiuni (se punctează parțial).
* Punctajul pentru fiecare subpunct este: **(1.5p/2p)** conținutul cache-ului, **(1p,1.5p)** conținutul RAM-ului, **(0.5p)** timpul de execuție.